

附件 2: FPGA 课程结业论文:

论 EDA 技术的现在与未来

刘昌华

(武汉工业学院计算机与信息工程系, 湖北 武汉 430023)

摘要: EDA技术已成为现代系统设计和电子产品研制开发的有效工具, 成为电子工程师应具备的基本能力, 本文介绍了EDA技术, 可编程逻辑器件和硬件描述语言的基本概念, 着重分析了EDA技术的发展历程、主要内容和数字系统层次化设计方法。最后给出了未来EDA技术的应用展望。

关键词: EDA技术; 可编程逻辑器件; 硬件描述语言; 层次化设计方法

1 引言

二十世纪后半期, 随着集成电路和计算机的不断发展, 电子技术面临着严峻的挑战。由于电子技术发展周期不断缩短, 专用集成电路(ASIC)的设计面临着难度不断提高与设计周期不断缩短的矛盾。为了解决这个问题, 要求我们必须采用新的设计方法和使用高层次的设计工具。在此情况下, EDA(Electronic Design Automation 即电子设计自动化)技术应运而生, 随着电子技术的发展及缩短电子系统设计周期的要求, EDA 技术得到了迅猛发展。

EDA技术^{[1][2]}是以大规模可编程逻辑器件为设计载体, 以硬件描述语言为系统逻辑描述的主要表达方式, 以计算机、大规模可编程逻辑器件的开发软件及实验开发系统为设计工具, 通过有关的开发软件, 自动完成用软件的方法设计电子系统到硬件系统的逻辑编译、逻辑化简、逻辑分割、逻辑综合及优化、逻辑布局布线、逻辑仿真, 直至对于特定目标芯片的适配编译、逻辑影射、编程下载等工作, 最终形成集成电子系统或专用集成芯片的一门新技术。

EDA技术伴随着计算机、集成电路、电子系统设计的发展, 经历了三个发展阶段, 即: 20世纪70年代发展起来的CAD技术; 20世纪80年代开始应用的CAE技术; 20世纪90年代后期, 出现的以硬件描述语言、系统级仿真和综合技术为特征的EDA技术, 这时的EDA工具不仅具有电子系统设计的能力, 而且能提供独立于工艺和厂家的系统级设计能力, 具有高级抽象的设计构思手段。

EDA技术涉及面广, 内容丰富, 从教学和实用的角度看, 主要有以下四个方面内容: (1)大规模可编程逻辑器件; (2)硬件描述语言; (3)软件开发工具; (4)实验开发系统。其中, 大规模可编程逻辑器件是利用EDA技术进行电子系统设计的载体; 硬件描述语言是利用EDA技术进行电子系统设计的主要表达手段; 软件开发工具是利用EDA技术进行电子系统设计的智能化、自动化设计工具; 实验开发系统是利用EDA技术进行电子系统设计的下载工具及硬件验证工具。

随着现代半导体的精密加工技术发展 to 深亚微米(0.18~0.35 μm)阶段, 基于大规模或超大规模集成电路技术的定制或半定制ASIC(Application Specific IC即专用集成电路)器件大量涌现并获得广泛的应用, 使整个电子技术与产品的面貌发生了深刻的变化, 极大地推动了社会信息化的发展进程。而支撑这一发展进程的主要基础之一, 就是EDA技术。

2 可编程逻辑器件(PLD: Programmable Logic Device)

可编程逻辑器件是近几年才发展起来的一种新型集成电路, 是当前数字系统设计的主要硬件基础, 是硬件编程语言HDL物理实现工具, 可编程逻辑器件对数字系统设计自动化起着推波助澜的作用, 可以说, 没有可编程逻辑器件就没有当前的数字电路自动化, 目前, 由于这种以可编程逻辑器件为原材料, 从“制造自主芯片”开始的EDA设计模式已成为当前数字系统设计的主流, 若要追赶世界最先进的数字系统设计方法, 就要认识并使用可编程逻辑器件。

数字集成电路本身在不断地进行更新换代。它由早期的电子管、晶体管、小中规模集成电路、发展到超大规模集成电路(VLSIC, 几万门以上)以及许多具有特定功能的专用集成电

路。但是，随着微电子技术的发展，设计与制造集成电路的任务已不完全由半导体厂商来独立承担。系统设计师们更愿意自己设计专用集成电路(ASIC)芯片，而且希望ASIC的设计周期尽可能短，最好是在实验室里就能设计出合适的ASIC芯片，并且立即投入实际应用之中，因而出现了现场可编程逻辑器件(FPLD)，其中应用最广泛的当属现场可编程门阵列(FPGA)和复杂可编程逻辑器件(CPLD)。

可编程逻辑器件正处于高速发展的阶段。新型的FPGA/CPLD规模越来越大，成本越来越低。高性价比使可编程逻辑器件在硬件设计领域扮演着日益重要的角色。低端CPLD已经逐步取代了74系列等传统的数字元件，高端的FPGA也在不断地夺取ASIC的市场份额，特别是目前大规模FPGA多数支持可编程片上系统(SOPC)，与CPU或DSP Core的有机结合使FPGA已经不仅仅是传统的硬件电路设计手段，而逐步升华为系统级实现工具。

3 硬件描述语言HDL (Hardware Description Language) [2, 3]

HDL是电子系统硬件行为描述、结构描述、数据流描述的语言。目前利用硬件描述语言可以进行数字电子系统的设计。随着研究的深入，利用硬件描述语言进行模拟电子系统设计或混合电子系统设计，也正在探索中。

硬件描述的语言种类很多，有的从PASCAL发展而来，也有一些从C语言发展而来。有些HDL成为IEEE标准，但大部分是本企业标准。HDL发展的技术源头是：在HDL形成发展之前，已有了许多程序设计语言，如汇编、C、PASCAL、FORTRAN、PROLOG等。这些语言运行在不同硬件平台、不同的操作环境中，它们适合于描述过程和算法，不合作硬件描述。在利用EDA工具进行电子设计时，逻辑图、分立电子元件作为整个越来越复杂的电子系统的设计已不适应。任何一种EDA工具，都需要一种硬件描述语言来作为EDA工具的工作语言。表1给出了常见HDL语言的主要特点和常用EDA平台列表。

表1 常见HDL语言列表

HDL 语言	主要特点	常用 EDA 平台	适用范围
ABEL-HDL	早期的硬件描述语言，支持逻辑电路的逻辑方程，真值表和状态图	Lattice: EXPERT, DATA I/O Synario Xilinx: FOUNDATION WEBCPACK	PAL、GAL、CPLD
Verilog HDL	基于C语言的HDL，易学易用	Altera: MAX+plusII/QuartusII Xilinx : FOUNDATION;	ASIC, IP Core(适合于硬件细节)
AHDL	一种模块化的高级语言，是ALTERA公司发明的HDL，适于描述复杂的组合逻辑、组运算、状态机、真值表和参数化逻辑	Altera: MAX+plusII/QuartusII	ALTERA公司的CPLD/FPGA
VHDL	源于美国国防部提出的超高速集成电路计划，是ASIC/PLD设计的标准化硬件描述语言	Altera: MAX+plusII/QuartusII Xilinx : FOUNDATION;	全部，电子系统级设计(ESL)
SystemC	基于C/C++的HDL，解决了硬件软件设计长期分家的局面，能在系统级、门级、RTL级各个层次上进入硬件的模型设计和软件概念设计，能用共同的语言设计硬件和软件	C、C++、Matlab	电子系统级设计(ESL)

4 EDA 软件

EDA技术在硬件方面融合了大规模集成电路制造技术，IC版图设计技术、ASIC测试和封装技术、CPLD/FPGA技术等；在计算机辅助工程方面融合了计算机辅助设计CAD、计算机辅助制造CAM、计算机辅助测试CAT技术及多种计算机语言的设计概念；而在现代电子学方面则容纳了更多的内容，如数字系统设计理论、数字信号处理技术、系统建模和优化技术等。

EDA软件在EDA技术应用中占据极其重要的地位，EDA的核心是利用计算机实现电路设

计的自动化，因此基于计算机环境下的 EDA 工具软件的支持是必不可少的。

EDA软件品种繁多，目前在我国得到应用的有：PSPICE、OrCAD、PCAD、Protel、Viewlogic、Mentor、Graphics、Synopsys、Cadence、MicroSim、Edison、Tina等等。这些软件功能都很强，一般都能应用于几个方面，大部分软件都可以进行电路设计与仿真，PCB自动布局布线，可输出多种网表文件(Netlist)，与其他厂商的软件共享数据等等。按它们的主要功能与应用领域，可分为电子电路设计工具、仿真工具、PCB设计软件、IC设计软件、PLD设计工具及其它EDA软件，其中 IC设计和PLD设计代表当今电子技术的发展水平，是该行业中得到广泛应用的软件类型（如表2、表3所示）。

表2 常用电子电路设计与仿真工具

工具名称	主要特点	应用范围
SPICE	美国加州大学推出的电路分析仿真软件，是20世纪80年代世界上应用最广的电路设计软件，它是功能最为强大的模拟和数字电路混合仿真EDA软件，常用版本PSPICE6.2，最新版本PSPICE9.1	可以进行各种各样的电路仿真、激励建立、温度与噪声分析、模拟控制、波形输出、数据输出，并自行建立元器件及元器件库
multiSIM	Interactive Image Technologies Ltd在20世纪末推出的电路仿真软件，是EWB的最新版本软件，其最新版本为multiSIM7，目前普遍使用的是multiSIM2001，它具有更加形象直观的人机交互界面，特别是其仪器仪表库中的各仪器仪表与操作真实实验中的实际仪器仪表完全没有两样，	提供万用表、信号发生器、瓦特表、双踪示波器、波特仪（相当实际中的扫频仪）、字信号发生器、逻辑分析仪、逻辑转换器、失真度分析仪、频谱分析仪、网络分析仪和电压表及电流表等仪器仪表等仿真功能，还可用于VHDL仿真和Verilog HDL仿真。
MATLAB	MATLAB是MathWorks公司开发的，它具有数据采集、报告生成和MATLAB语言编程产生独立C/C++代码等功能，有众多的面向具体应用的工具箱和仿真块，包含了完整的函数集用来对图像信号处理、控制系统设计、神经网络等特殊应用进行分析和设计。其最新版本为MATLAB8.0，常用的是MATLAB6.1，	广泛应用于数据分析；数值和符号计算、工程与科学绘图；控制系统设计；数字图像信号处理；财务工程；建模、仿真、原型开发；应用开发；图形用户界面设计；通讯系统仿真等诸多领域。

5 基于EDA技术的数字系统层次化设计方法

EDA(electronics design automation)技术的出现使数字系统的分析与设计方法发生了根本的变化，采用的基本设计方法主要有三种：直接设计、自顶向下(Top-to-Down)设计、自底向上(Bottom-to-Up)设计。直接设计就是将设计看成一个整体，将其设计成为一个单电路模块，它适合小型简单的设计。而一些功能较复杂的大型数字逻辑系统设计适合自顶向下或自底向上的设计方法。自顶向下的设计方法就是从设计的总体要求入手，自顶向下地将设计划分为不同的功能子模块，每个模块完成特定的功能，这种设计方法首先确定顶层模块的设计，再进行子模块的详细设计，而在子模块的设计中可以调用库中已有的模块或设计过程中保留下来的实例。自底向上的设计方法与自顶向下的设计方法恰恰相反。

在数字系统的 EDA 设计中往往采用层次化的设计方法，分模块、分层次地进行设计描述。描述系统总功能的设计为顶层设计，描述系统中较小单元的设计为底层设计。整个设计过程可理解为从硬件的顶层抽象描述向最底层结构描述的一系列转换过程，直到最后得到可实现的硬件单元描述为止。层次化设计方法比较自由，既可采用自顶向下的设计也可采用自底向上设计，可在任何层次使用原理图输入和硬件描述语言 HDL 设计。

现代数字系统的设计方法一般都自顶向下(Top-to-Down)的层次化设计方法，即从整个系统的整体要求出发，自上而下地逐步将系统设计内容细化，即把整个系统分割为若干功能模块，最后完成整个系统的设计。

在电子设计领域，自顶向下的层次化设计方法，只有在 EDA 技术得到快速发展和成熟应用的今天才成为可能，自顶向下的层次化设计方法的有效应用必须基于功能强大的 EDA 工

具，具备集系统描述、行为描述和结构描述功能为一体的硬件描述语言 HDL，以及先进的 ASIC 制造工艺和 CPLD/FPGA 开发技术。当今，自顶向下的层次化设计方法已经是 EDA 技术的首选设计方法，是 CPLD/FPGA 开发的主要设计手段。

表3 常用EDA软件开发工具

工具名称	主要特点	应用范围
MAX+plusII10.2	ALTERA公司的MAX+plus II 是一种与结构无关的全集成化EDA设计环境，使设计者能对Altera的各种CPLD/FPGA系列，方便地进行设计输入、快速处理和器件编程。 MAX+plusII开发系统具有强大的处理能力和高度的灵活性。其主要优点：与结构无关、多平台、丰富的设计库、开放的界面、全集成化、支持多种硬件描述语言等。	数字电路 CPLD/FPGA
QuartusII5.1	Altera的Quartus® II 是继MAX+plusII之后，开发的一种针对其公司生产的系列CPLD/FPGA器件的设计、仿真、编程的EDA工具软件。该软件具有开放性、与结构无关、多平台、完全集成化、丰富的设计库、模块化工具、支持各种HDL，有多种高级编程语言接口等特点，可以很方便的与以往的MAX+plus II设计环境相切换。	数字电路 CPLD/FPGA
ISE 4.2i	Xilinx公司开发的最新ISE整合型软件4.2i版，包括ISE Foundation、ISE Alliance、ISE WebPACK和ISE BaseX四种类型，ISE系列软件采用基于工程项目的分层次管理，支持硬件描述语言、原理图和状态图的混合输入设计方式	数字电路 CPLD/FPGA
ispEXPERT	ispEXPERT 是美国Lattice公司针对在系统可编程模拟器件ispPAC推出的EDA软件。该软件界面友好，操作方便，并与第三方EDA工具兼容，通过它可进行VHDL、Verilog及ABEL语言的设计输入、综合、适配、仿真和在系统下载。	模拟电路 ispPAC

6 EDA 技术的未来[4, 5, 6]

从目前的 EDA 技术来看，其发展趋势是政府重视、使用普及、应用广泛、工具多样、软件功能强大。中国 EDA 市场已渐趋成熟，不过大部分设计工程师面向的是 PCB 制板和小型 ASIC 领域，仅有小部分（约 11%）的设计人员开发复杂的片上系统器件。为了与台湾和美国的设计工程师形成更有力的竞争，中国的设计队伍有必要引进和学习一些最新的 EDA 技术。

在信息通信领域，要优先发展高速宽带信息网、深亚微米集成电路、新型元器件、计算机及软件技术、第三代移动通信技术、信息管理、信息安全技术，积极开拓以数字技术、网络技术为基础的新一代信息产品，发展新兴产业，培育新的经济增长点。要大力推进制造业信息化，积极开展计算机辅助设计（CAD）、计算机辅助工程（CAE）、计算机辅助工艺（CAPP）、计算机辅助制造（CAM）、产品数据管理（PDM）、制造资源计划（MRPII）及企业资源管理（ERP）等。有条件的企业可开展“网络制造”，便于合作设计、合作制造，参与国内和国际竞争。开展“数控化”工程和“数字化”工程。自动化仪表的技术发展趋势的测试技术、控制技术与计算机技术、通信技术进一步融合，形成测量、控制、通信与计算机（M3C）结构。在 ASIC 和 PLD 设计方面，向超高速、高密度、低功耗、低电压方面发展。外设技术与 EDA 工程相结合的市场前景看好，如组合超大屏幕的相关连接，多屏幕技术也有所发展。

中国自 1995 年以来加速开发半导体产业，先后建立了几所设计中心，推动系列设计活动以应对亚太地区其它 EDA 市场的竞争。

在 EDA 软件开发方面，目前主要集中在美国。但各国也正在努力开发相应的工具。日本、韩国都有 ASIC 设计工具，但不对外开放。中国华大集成电路设计中心，也提供 IC 设计软件，但性能不是很强。相信在不久的将来会有更多更好的设计工具在各地开花并结果。据最新统计显示，中国和印度正在成为电子设计自动化领域发展最快的两个市场，年增长率分别达到了 50% 和 30%。

7 结束语

EDA 技术为现代数字系统理论和设计的表达与应用提供了可能性，它已不是某一学科的分支，而是一门综合性学科。EDA 技术打破了计算机软件与硬件间的壁垒，是计算机软件技术与硬件实现、设计效率和产品性能合二为一，它代表了数字电子设计技术和应用技术的发展方向。综上所述，笔者以为现代 EDA 技术的发展应主要考虑以下问题：

- 自顶向下的 EDA 设计流程的“顶”应该在哪里？即，是否能在更高的层次上进行系统设计和行为描述？
- 如何解决硬件描述语言应用难度大的问题？
- 如何解决各类算法的高效评估和硬件实现的问题？
- 如何解决软硬件系统功能互补的问题？
- 如何解决有效设置仿真激励，特别是模拟激励的问题？
- 如何解决 EDA 软件与硬件设计有效衔接的问题？
- 基于 EDA 技术和 FPGA 的 CPU 设计与应用存在问题？
- 如何解决 FPGA 与 ASIC 开发和应用矛盾的问题？
- 如何解决硬件测试的问题？

21 世纪将是 EDA 技术的高速发展时期，并着眼于数字逻辑向模拟电路和数模混合电路的方向发展。EDA 将会超越电子设计的范畴进入其他领域，随着基于 EDA 的 SoC 设计技术的发展，软硬核功能库的建立，IP 核复用，以及基于 HDL 的自顶向下的设计理念的确立，未来的电子系统级设计 (ESL) 将不再是电子工程师们的专利。

参考文献

- [1] 曾繁态, 等著. EDA 工程概论[M]. 北京: 清华大学出版社, 2003.6
- [2] 刘昌华. 数字逻辑 EDA 设计与实践[M]: MAX+plusII 与 QuartusII 双剑合璧. 北京: 出版社, 2006.8
- [3] David R.coelho. The VHDL Handbook. Boston[M]: Vantage Analysis.inc, 1993
- [4] EDA 电子设计技术(中国)网站[EB/OL]. <http://www.EDAchina.com>, 2005.10
- [5] EDA 技术论坛[EB/OL]. <http://www.edacn.net>, 2006.10
- [6] 国家信息技术紧缺人才培养工程--电子工程与集成电路技术培训项目: FPGA 课程[EB/OL]. <http://www.ChinaECNet.com/etraining>, 2006.9

刘昌华(男. 1963. 10-) 硕士. 武汉工业学院计算机与信息工程系副教授. 现从事计算机应用与数字信号处理的研究. 电话: 13908621997. 通信地址: 武汉汉口常青花园武汉工业学院计算机与信息工程系. 邮编: 430023. EMAIL: zqlin@public.wh.hb.cn.